

## KOREAN PATENT ABSTRACTS

(11)Publication number: 1020000018587 A

(43) Date of publication of application: 06.04.2000

(21)Application number: 1019980036233

(22)Date of filing: 03.09.1998

(30)Priority:

(71)Applicant: **SAMSUNG ELECTRONICS CO., LTD.**

(72)Inventor: KIM, HAENG SEON

(51)Int. Cl. G09G 3/36

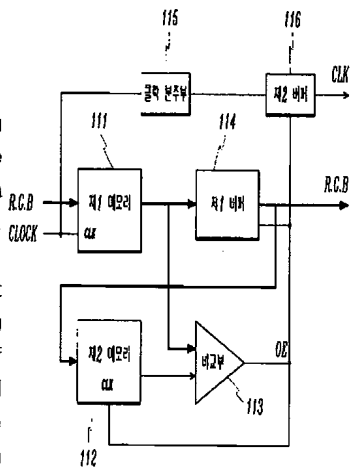
## (54) DRIVING CIRCUIT FOR LIQUID CRYSTAL DISPLAY AND DRIVING METHOD THEREFOR

(57) Abstract:

**PURPOSE:** A driving circuit for liquid crystal display and a driving method is provided to compare the image data by lines and reduce the power consumption by not outputting the image data if the image data of current line is in accord with the image data of former line.

CONSTITUTION: The driving circuit for liquid crystal display comprises: a liquid crystal panel (40) for displaying the image data of a first frame, which including a plurality of gate lines and data lines: a timing controller(10) having a signal processor for outputting a plurality of controlling signals for frame display including a horizontal driving signal and a data processor(11) for outputting an image data of n line according to a result of comparing the image data of the applied n

(n=1,2,3...) with the image data of n-1 line; a source driver(20) for receiving the image data and a plurality of controlling signal output from the timing controller and outputting the image data of n line to the data line of the liquid crystal panel; and a gate driver(30) for driving the gate line of the liquid crystal panel according to the control signal output from the timing controller. Thereby, it is possible to reduce the power consumption when the image data and a clock signal are output.



COPYRIGHT 2000 KIPO

### Legal Status

Date of request for an examination (20030903)

Notification date of refusal decision (00000000)

### Final disposal of an application (registration)

Date of final disposal of an application (20060131)

Patent registration number (1005522900000)

Date of registration (20060208)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>8</sup>  
G06 3/36

(11) 공개번호 특2000-0018587  
(43) 공개일자 2000년04월06일

(21) 출원번호 10-1998-0036233  
(22) 출원일자 1998년09월03일  
(71) 출원인 삼성전자 주식회사 음종용  
경기도 수원시 팔달구 매탄3동 416  
(72) 발명자 김행선  
경기도 오산시 가수동 113번지 가수주공아파트 103동 501호  
(74) 대리인 김원호, 김원근

**심사청구 있음**

**(54) 액정 표시 장치의 구동 회로 및 구동 방법**

**요약**

수평 동기 신호의 1H 동안 인가되는  $n$  ( $n=1, 2, 3, \dots$ ) 라인의 화상 데이터가 제1메모리에 저장되고, 수평 동기 신호 1H 이전에 인가되었던  $n-1$  라인의 화상 데이터가 제2메모리에 저장된다. 데이터 비교부는 제1메모리에 저장된 화상 데이터와 제2메모리에 저장된 화상 데이터를 비교하여, 두 화상 데이터가 일치하지 않는 경우에는  $n$  라인의 화상 데이터를 소스 구동부로 출력하고, 두 화상 데이터가 일치하는 경우에는  $n$  라인의 화상 데이터를 소스 구동부로 출력하지 않는다. 이 때 클럭 분주부에 의하여 분주된 클럭 신호도 두 화상 데이터의 일치 여부에 따라 소스 구동부로 출력된다. 따라서, 두 화상 데이터와 일치하는 경우에는 화상 데이터 및 클럭 신호 출력이 정지됨으로써, 화상 데이터 및 클럭 신호 출력에 따른 전력 소모가 감소되고, 대기 방출량이 최소화된다.

**도면**

**도1**

**도2**

**도면의 간단한 설명**

도1은 이 발명의 실시예에 따른 액정 표시 장치의 구동 회로의 블록도이고,  
도2는 이 발명의 실시예에 따른 데이터 처리부의 상세 블록도이고,  
도3은 이 발명의 실시예에 따른 데이터 처리 타이밍도이다.

**발명의 상세한 설명**

**발명의 목적**

**본 발명이 속하는 기술분야 및 그 분야의 종래기술**

이 발명은 액정 표시 장치(liquid crystal display)의 구동 회로 및 구동 방법에 관한 것으로, 더욱 상세하게 말하자면 현재 입력되는 라인 데이터가 이전 라인 데이터와 일치하는 경우에는 데이터 출력을 정지하는 액정 표시 장치의 구동 회로 및 구동 방법에 관한 것이다.

일반적으로, 평판 표시 장치의 일종인 액정 표시 장치는 전압에 따라 빛의 투과도가 변하는 액정의 특성을 이용하여 데이터를 표시하는 것으로서, 낮은 전압으로 구동가능하고, 전력 소모가 적고, 전자파 발생이 적고, 공간 확보가 용이해서 널리 이용되고 있다.

이러한 액정 표시 장치는 다수의 게이트선, 다수의 데이터선, 게이트선과 데이터선에 의해 둘러싸인 영역에 각각 형성되며 화소를 이루는 다수의 박막 트랜지스터를 포함하는 액정 패널과, 액정 패널의 각 화소로 화소 전압을 인가하는 소스 구동부와, 각 화소로 화소값이 전달될 수 있도록 길을 열어주는 게이트 구동부와, 소스 구동부와 게이트 구동부를 구동시키기 위한 제어 신호를 생성하는 타이밍 제어부로 이루어진다.

액정 표시 장치에서, 타이밍 제어부로부터 디지털 화상 데이터가 인가되면 소스 구동부가 인가되는 디지털 화상 데이터를 라인별로 저장하였다가, 타이밍 제어부로부터 인가되는 제어 신호에 따라 화상 데이터를 해당 화소 전압으로 변환시켜 액정 패널로 인가하는데, 이 때, 게이트 구동부가 타이밍 제어부로부터의 제어

신호에 따라 화소 전압이 액정 패널로 인가되도록 길을 열어준다.

따라서, 인가되는 화소 전압에 따라 해당 액정의 광학적 특성이 가변되어 원하는 화상 데이터가 표시된다.

이와 같이 동작하는 종래의 액정 표시 장치는 주로 사무용으로 사용됨으로써 표시되는 화상 데이터가 단순하다. 따라서 표시되는 화상 데이터를 라인별로 살펴보면 라인 전후의 화상 데이터가 동일한 경우가 많이 발생한다.

그러나, 종래의 액정 표시 장치에서는 타이밍 제어부가 현재 라인 화상 데이터와 이전 라인 화상 데이터의 일치 여부에 상관없이 계속하여 인가되는 화상 데이터를 소스 구동부로 공급함으로써, 현재 라인의 화상 데이터가 이전 라인의 화상 데이터와 동일한 경우에도 계속하여 소스 구동부로 화상 데이터가 공급되고, 이를 위한 클럭 신호가 계속해서 생성되어 소비 전력의 증가하는 단점이 발생한다.

#### 발명이 이루고자 하는 기술적 과제

따라서, 이 발명이 이루고자 하는 기술적 과제는 화상 데이터를 라인별로 비교하여, 현재 라인의 화상 데이터와 이전 라인의 화상 데이터가 일치하는 경우에는 화상 데이터가 출력되지 않도록 하여, 이에 따른 소비 전력을 감소시키기 위한 것이다.

#### 발명의 구성 및 작용

이러한 기술적 과제를 달성하기 위하여, 이 발명에 따른 액정 표시 장치의 구동 회로에서, 타이밍 제어부의 데이터 처리부가 인가되는  $n$  ( $n=1, 2, 3, \dots$ ) 라인의 화상 데이터와  $n-1$  라인의 화상 데이터의 일치 여부를 비교하고, 비교 결과에 따라 인가되는  $n$  라인의 화상 데이터를 소스 구동부로 출력한다.

즉, 인가되는  $n$  라인의 화상 데이터와  $n-1$  라인의 화상 데이터가 일치하지 않는 경우에는  $n$  라인의 화상 데이터를 소스 구동부로 출력하고, 두 화상 데이터가 일치하는 경우에는  $n$  라인의 화상 데이터 출력을 정지함으로써, 동일한 데이터 출력에 따른 전력 소모를 방지한다.

이를 위하여, 데이터 처리부는 수평 동기 신호의 1H 동안 인가되는  $n$  라인의 화상 데이터를 저장하는 제1 메모리와, 수평 동기 신호의 1H 이전에 인가되었던  $n-1$  라인의 화상 데이터를 저장하는 제2 메모리와, 제1 메모리와 제2 메모리에 저장된 데이터를 비교하여 화상 데이터 출력 여부를 결정하는 비교부를 포함한다.

이외에, 데이터 처리부는 비교부의 화상 데이터 출력 여부에 따라 인가되는 클럭 신호를 소스 구동부로 출력하는 버퍼를 더 포함한다.

이하, 이 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 이 발명을 용이하게 실시할 수 있는 실시 예를 첨부된 도면을 참조로 하여 상세히 설명한다.

도1은 이 발명의 실시예에 따른 액정 표시 장치의 구동 회로가 도시되어 있으며, 도2에 도시된 데이터 처리부의 상세 구조가 도시되어 있다.

첨부한 도1에 도시되어 있듯이, 이 발명의 실시예에 따른 액정 표시 장치는, 타이밍 제어부(10)와, 타이밍 제어부(10)의 출력단에 연결된 소스 구동부(20) 및 게이트 구동부(30)와, 게이트 구동부(30)와 소스 구동부(20)의 출력단에 연결된 액정 패널(40)을 포함한다.

액정 패널(40)은 다수의 게이트선, 다수의 데이터선, 게이트선과 데이터선에 의해 둘러싸인 영역에 각각 형성되는 다수의 박막 트랜지스터를 포함하며, 박막 트랜지스터의 게이트 전극과 소스 전극은 각각 게이트선과 데이터선에 연결된다.

게이트 구동부(30)는 인가되는 게이트 클럭에 따라 박막 트랜지스터를 각각 온, 오프시키기 위한 게이트 온/오프 전압(Von/Voff)을 액정 패널(40)의 게이트선에 순차적으로 인가한다.

소스 구동부(20)는 인가되는 클럭 신호에 따라 화상 데이터를 라인별로 저장하고, 타이밍 제어부(10)로부터 인가되는 제어 신호에 따라 저장된 화상 데이터를 해당하는 아날로그 화소 전압값으로 변환시켜 액정 패널(40)의 데이터선에 출력한다.

타이밍 제어부(10)는 그래픽 제어기(도시하지 않음)로부터 인가되는 화상 데이터를 처리하여 소스 구동부(20)로 출력하는 데이터 처리부(11)와, 그래픽 제어기로부터 수직 동기 신호 및 수평 동기 신호를 입력받아 게이트 구동부(30)와 소스 구동부(20)를 구동시키기 위한 다수의 제어 신호를 생성하는 신호 처리부(13)를 포함하며, 소스 및 게이트 구동부(20, 30)로 입력되는 신호 생성, 데이터의 타이밍 조절, 클럭 조절 등의 기능을 수행한다.

데이터 처리부(11)는 첨부한 도2에 도시되어 있듯이, 외부의 도시하지 않은 그래픽 제어기로부터 인가되는  $n$  ( $n=1, 2, \dots$ ) 라인의 화상 데이터를 저장하는 제1 메모리(111)와, 클럭 신호를 입력으로 하는 클럭 분주부(115)와, 제1 메모리(111)의 출력단에 연결되어  $n-1$  라인의 화상 데이터를 저장하는 제2 메모리(112)와, 제1 메모리(111)와 제2 메모리(112)에 저장된 화상 데이터를 비교하고 비교 결과에 따라 출력 인에이블 신호(0E)를 액티브시켜 출력하는 비교부(113)와, 비교부(113)로부터의 출력 인에이블 신호(0E)에 따라 제1 메모리(111)로부터 출력되는 화상 데이터를 소스 구동부(20)로 출력하는 제1 버퍼(114)와, 비교부(113)로부터의 출력 인에이블 신호(0E)에 따라 클럭 분주부(115)로부터 인가되는 클럭 신호를 출력하는 제2 버퍼(116)를 포함한다.

도2에 도시된 데이터 처리부(11)는 RGB 한 화소에 해당하는 블록으로서, 실제 액정 표시 장치에 적용하는 경우에는 도3에 도시된 블록이 화소수만큼 배열되어야 한다.

이하, 첨부된 도3을 참조로 하여 이러한 구조로 이루어진 액정 표시 장치의 구동 회로의 동작에 대하여 설명한다.

도시하지 않은 그래픽 제어기(컴퓨터 본체에 장착된 SVGA 카드 컨트롤러 등)가 액정 표시 장치를 통하여

표시할 화상 데이터와 다수의 제어 신호를 타이밍 제어부(10)로 출력한다. 이 화상 데이터는 컬러 R(red), G(green), B(blue) 데이터로서 타이밍 제어부(10)의 데이터 처리부(11)로 입력된다.

한편, 그래픽 제어기로부터 출력되는 제어 신호로는 화면(1-frame)을 구별하기 위한 수직 동기 신호, 라인(게이트선) 구별 신호인 수평 동기 신호, 데이터가 출력되는 구간에만 하이 레벨 상태인 데이터 인에이블 신호, 클럭 동기 신호, 1클럭의 수직 동기 신호 구간 동안 1화면에 대한 화상 데이터가 처리되고, 1클럭의 수평 동기 신호 구간 동안 1라인에 대한 화상 데이터 처리가 이루어진다.

이와 같이, 그래픽 제어기로부터 수평 동기 신호(HSYNC)에 따라, R, G, B 화상 데이터가 입력되면, 데이터 처리부(11)의 제1메모리(111)는 수평 동기 신호(HSYNC)의 첫 번째 1H 동안 표시하고자 하는 1프레임의 화면 중 첫 번째 라인의 화상 데이터(000)를 저장하고, 클럭 분주부(115)가 소스 구동부(20)로 화상 데이터와 클럭이 적절한 타이밍으로 입력되도록 클럭 신호를 1/2 분주하여 제2버퍼(116)로 출력한다.

다음에, 데이터 비교부(113)가 제1메모리(111)에 저장된 화상 데이터와 제2메모리(112)에 저장된 화상 데이터를 비교한다. 수평 동기 신호의 첫 번째 1H 동안에는 제1메모리(111)에만 화상 데이터가 저장되어 있으므로, 데이터 비교부(113)는 제1메모리(111)에 저장된 화상 데이터와 제2메모리(112)에 저장된 화상 데이터가 서로 다른 것으로 판단하여 출력 인에이블 신호(OE)를 액티브시켜 출력한다.

데이터 비교부(113)로부터 출력된 출력 인에이블 신호(OE)는 제1버퍼(114), 제2버퍼(116) 및 제2메모리(112)로 출력된다. 액티브된 출력 인에이블 신호(OE)에 따라 제1버퍼(114)는 제1메모리(111)로부터 출력되는 첫 번째 라인의 화상 데이터(000)를 소스 구동부(20)로 출력하고, 제2버퍼(116)는 1/2 분주된 클럭 신호(CLOCK)를 소스 구동부(20)로 출력한다.

소스 구동부(20)는 클럭 신호(CLOCK)에 따라 데이터 처리부(11)로부터 인가되는 화상 데이터를 차례로 시프트하면서 저장하였다가, 1라인의 화상 데이터가 모두 입력되면 화상 데이터에 해당하는 마블로그 화소 전압값을 생성하여 타이밍 제어부(10)의 신호 처리부(13)로부터 인가되는 제어 신호에 따라 액정 패널(40)의 데이터선으로 출력한다. 이 때, 게이트 구동부(30)가 타이밍 제어부(10)의 신호 처리부(13)로부터 인가되는 제어 신호에 따라 액정 패널(40)의 해당 게이트선을 구동시켜 소스 구동부(20)로부터 출력되는 화소 전압값이 액정 패널(40)로 인가되도록 한다.

따라서, 표시하고자 하는 화면 중 1라인 즉, 첫 번째 라인의 화상 데이터가 표시된다.

한편, 액티브된 출력 인에이블 신호(OE)에 따라 제2메모리(112)는 제1메모리(111)로부터 출력되는 첫 번째 라인의 화상 데이터(000)를 저장한다.

다음에, 도시하지 않은 그래픽 제어기로부터 수평 동기 신호의 두 번째 1H 동안 두 번째 라인의 화상 데이터(001)가 제1메모리(111)로 입력되고, 데이터 비교부(113)는 제1메모리(111)와 제2메모리(112)에 저장된 데이터를 비교하여 해당하는 출력 인에이블 신호(OE)를 출력한다.

제1메모리(111)를 통해 입력된 현재 라인 즉, 두 번째 라인의 화상 데이터(001)가 충분한 도3에 도시되어 있듯이, 제2메모리(112)에 저장된 이전 라인 즉, 첫 번째 라인의 화상 데이터(000)와 일치하지 않는 경우에는, 위에 기술한 바와 같이, 화상 데이터를 출력하기 위하여 출력 인에이블 신호(OE)를 액티브시켜 제1 및 제2 버퍼(114, 116) 및 제2메모리(112)로 출력한다.

따라서, 위에 기술한 바와 같이, 두 번째 라인의 화상 데이터(001)가 제1버퍼(114)를 통하여 소스 구동부(20)로 인가되어 액정 패널(40)상에 표시되고, 두 번째 라인의 화상 데이터(001)가 이전 라인 즉, 첫 번째 라인의 화상 데이터가 저장되어 있던 제2메모리(112)에 새롭게 저장된다.

다시 수평 동기 신호(HSYNC)의 세 번째 1H 동안 세 번째 라인의 화상 데이터(001)가 제1메모리(111)로 입력되면, 데이터 비교부(113)는 제1메모리(111)를 통해 입력된 현재 라인 즉, 세 번째 라인의 화상 데이터(001)와 제2메모리(112)에 저장된 이전 라인 즉, 두 번째 라인의 화상 데이터(001)를 비교한다.

충분한 도3에 도시되어 있듯이, 제1메모리(111)에 저장된 세 번째 라인의 화상 데이터(001)와 제2메모리(112)에 저장된 두 번째 라인의 화상 데이터(001)가 일치하는 경우, 데이터 비교부(113)는 화상 데이터 출력 정지를 위하여 출력 인에이블 신호(OE)를 디액티브시켜 출력한다.

디액티브된 출력 인에이블 신호(OE)에 따라 충분한 도3에 도시되어 있듯이, 제1버퍼(114)는 제1메모리(111)로부터 인가되는 화상 데이터를 소스 구동부(20)로 출력하지 않고, 제2버퍼(116)는 클럭 분주부(115)로부터 인가되는 클럭 신호(CLOCK)를 소스 구동부(20)로 출력하지 않는다.

따라서, 소스 구동부(20)는 데이터 처리부(11)로부터 새로운 화상 데이터를 입력받지 않고, 이전에 입력된 라인의 화상 데이터에 해당하는 화소 전압값을 액정 패널(40)로 출력함으로써, 이전 라인에 해당하는 동일한 화상 데이터가 표시된다.

이와 같이, 1화면을 구성하는 모든 라인별로 데이터를 비교하여, 제1메모리(111)에 저장된 현재 라인의 화상 데이터와 제2메모리(112)에 저장된 이전 라인의 화상 데이터가 일치하지 않는 경우에는 데이터 처리부(11)가 화상 데이터와 클럭 신호(CLOCK)를 소스 구동부(20)로 출력하고, 제1메모리(111)에 저장된 현재 라인의 화상 데이터와 제2메모리(112)에 저장된 이전 라인의 화상 데이터가 일치하는 경우에는 데이터 처리부(11)가 화상 데이터와 클럭 신호(CLOCK)를 소스 구동부(20)로 출력하지 않는다.

따라서, 현재 라인의 화상 데이터와 이전 라인의 화상 데이터가 일치하는 경우에는, 클럭 신호 및 화상 데이터를 소스 구동부(20)로 출력하기 위한 전력 소모가 방지된다.

### 발명의 효과

이상에서와 같이, 이 발명의 실시예에 따른 현재 입력되는 n라인의 화상 데이터가 이전 n-1 라인의 화상 데이터와 일치하는 경우에는 화상 데이터 및 클럭 신호 출력이 정지됨으로써, 화상 데이터 및 클럭 신호 출력에 따른 전력 소모가 감소된다.

또한, 클락 신호가 출력에 감소됨으로써, EMI(electro magnetic interference) 방출량이 최소화된다.

비록, 이 발명이 가장 실제적이며 바람직한 실시예를 참조로 하여 설명되었지만, 이 발명은 위에 개시된 실시예에 한정되지 않으며, 다음에 기술되는 특허 청구 범위내에서 다양한 변형이 가능하다.

#### (57) 청구의 범위

##### 청구항 1

다수의 게이트선과 데이터선을 포함하며, 1화면의 화상 데이터를 표시하는 액정 패널과;

수평 동기 신호를 포함한 화상 표시를 위한 다수의 제어 신호를 출력하는 신호 처리부와, 인가되는  $n(n=1, 2, 3, \dots)$ 라인의 화상 데이터와  $n-1$ 라인의 화상 데이터를 비교하고, 비교 결과에 따라  $n$ 라인의 화상 데이터를 출력하는 데이터 처리부를 포함하는 타이밍 제어부와;

상기 타이밍 제어부로부터 출력되는 화상 데이터 및 다수의 제어 신호를 입력받아서, 수평 동기 신호 동안  $n$ 라인의 화상 데이터를 상기 액정 패널의 데이터선으로 출력하는 소스 구동부와;

상기 타이밍 제어부로부터 출력되는 제어 신호에 따라, 상기 액정 패널의 게이트선을 구동시키는 게이트 구동부를 포함하는 액정 표시 장치의 구동 회로.

##### 청구항 2

제1항에서, 상기 데이터 처리부는

상기  $n$ 라인의 화상 데이터와  $n-1$ 라인의 화상 데이터가 일치하는 경우에는 인가되는  $n$ 라인의 화상 데이터를 상기 소스 구동부로 출력하지 않고, 두 화상 데이터가 일치하지 않는 경우에는 인가되는  $n$ 라인의 화상 데이터를 상기 소스 구동부로 출력하는 액정 표시 장치의 구동 회로.

##### 청구항 3

제1항에서, 상기 데이터 처리부는,

$n$ 라인의 화상 데이터를 저장하는 제1메모리와;

$n-1$ 라인의 화상 데이터를 저장하는 제2메모리와;

상기 제1메모리와 제2메모리에 저장된 화상 데이터를 비교하고, 비교 결과에 따라 출력 인에이블 신호를 출력하는 비교부와;

상기 출력 인에이블 신호에 따라 상기 제1메모리로부터 출력되는  $n$ 라인의 화상 데이터를 상기 소스 구동부로 출력하는 제1버퍼를 포함하며 이루어지는 액정 표시 장치의 구동 회로.

##### 청구항 4

제2항에서, 상기한 데이터 처리부는,

인가되는 클락 신호를 분주하여 출력하는 클락 분주부와;

상기 출력 인에이블 신호에 따라 상기 클락 분주부로부터 출력되는 클락 신호를 소스 구동부로 출력하는 제2버퍼를 더 포함하며 이루어지는 액정 표시 장치의 구동 회로.

##### 청구항 5

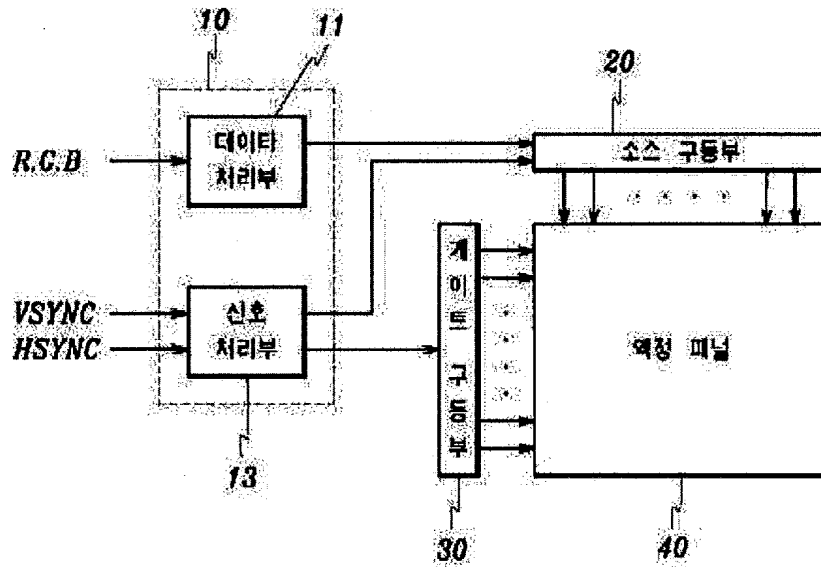
수평 동기 신호 동안 인가되는  $n(n=1, 2, 3, \dots)$ 라인의 화상 데이터와  $n-1$ 라인의 화상 데이터를 비교하는 단계와;

상기  $n$ 라인의 화상 데이터와  $n-1$ 라인의 화상 데이터가 일치하지 않는 경우에는 인가되는  $n$ 라인의 화상 데이터를 소스 구동부로 출력하는 단계와;

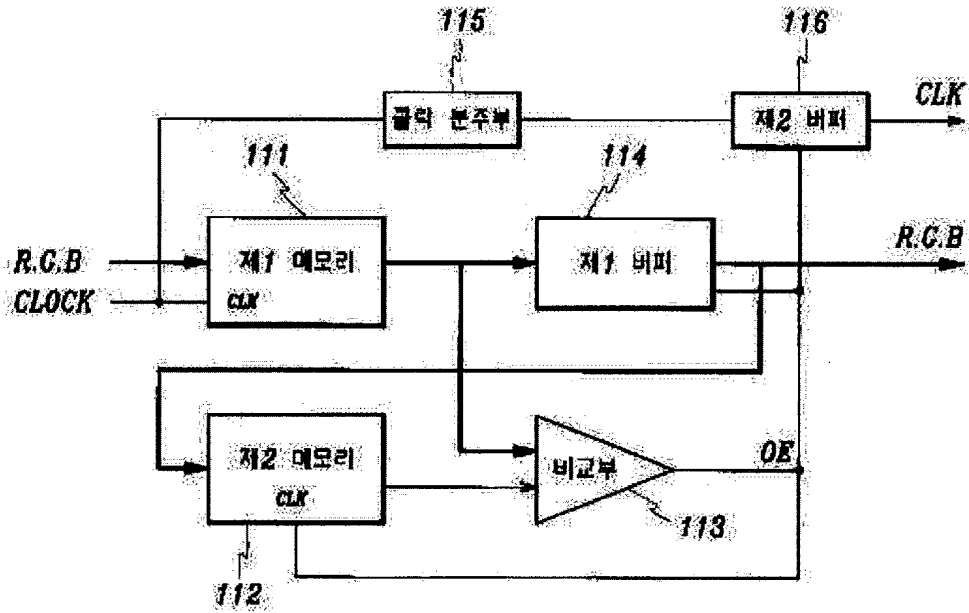
상기  $n$ 라인의 화상 데이터와  $n-1$ 라인의 화상 데이터가 일치하는 경우에는 인가되는  $n$ 라인의 화상 데이터를 소스 구동부로 출력하지 않는 단계를 포함하며 이루어지는 액정 표시 장치의 구동 방법.

도면

도면1



도면2



도 3

